

### Ficha da Unidade Curricular

Curso:	Engenharia Electrotécnica/Informática	Ano Lectivo:	2010/11		
Unidade Curr.:	Sistemas Digitais	Ano Curricular:	1	Créditos:	6
Responsável:	João Paulo Coelho	Regime:	<input type="checkbox"/> Anual	<input checked="" type="checkbox"/> Sem.	
Docentes:	João Paulo Coelho	<input checked="" type="checkbox"/> 1ºSem	<input type="checkbox"/> 2ºSem		

**Legenda:**

T – ensino teórico  
TP – ensino teórico-prático  
PL – ensino prático e laboratorial  
TC – trabalho de campo  
S – seminário  
E – estágio  
OT – orientação tutória  
O – outro

Horas de contacto da UC								Horas não presenciais	Horas de Avaliação	Total
T	TP	PL	TC	S	E	OT	O	100	2	162
	60									

Número Total de Aulas Previstas: Número Máximo de Faltas†: 

† Ao qual corresponde 20% do total das aulas previstas.

Horário de Atendimento	Nome	Dia da semana	Hora
	João Paulo Coelho	Sexta-Feira	11h00-13h00

### Objectivos – Resultados da Aprendizagem/Competências Adquiridas

É objectivo desta unidade curricular cobrir grande parte dos princípios básicos de sistemas digitais lançando ainda as bases para a análise e síntese de sistemas digitais segundo uma perspectiva mais moderna. Fala-se do projecto, e posterior programação, de circuitos digitais sobre PAL's, PLA's e FPGA's. É ainda intenção da unidade curricular fornecer um acompanhamento efectivo da matéria tratada segundo uma componente laboratorial/simulação.

No final desta unidade curricular espera-se que o aluno tenha adquirido, entre outras, as seguintes competências:

- Experiência laboratorial de simulação e implementação de circuitos digitais;
- Capacidade de projectar e implementar sistemas baseados em PLD's;
- Projectar e implementar circuitos lógicos tanto combinatórios como sequenciais.

Adicionalmente, e no fim desta unidade curricular, pretende-se que o alunos tenha adquirido, entre outros, os seguintes conhecimentos:

- Simplificar funções lógicas usando métodos analíticos e gráficos;
- Conhecer as principais características eléctricas das famílias TTL e CMOS;
- Projectar, a partir de especificações e restrições, sistemas digitais combinatórios;
- Ser capaz de projectar contadores para sequências não-monótonas e não-consecutivas;
- Ser capaz de projectar sistemas sequenciais síncronos com entradas e saídas arbitrárias;
- Perceber o modo de funcionamento de memórias e dispositivos lógicos programáveis existentes presentemente;
- Modelar sistemas digitais, em VHDL, sob diversos pontos-de-vista hierárquicos;
- Ser capaz de sintetizar sistemas lógicos em PAL's usando CUPL e VHDL.

### **Programa Detalhado com Calendarização**

1. Sistemas de Numeração e Códigos Binários
  - 1.1.1. Conversão entre os sistemas de numeração binária, octal e hexadecimal.
  - 1.1.2. Representação de números com sinal:
    - 1.1.2.1.1. Sinal e Magnitude
    - 1.1.2.1.2. Complemento para Um
    - 1.1.2.1.3. Complemento para Dois
  - 1.1.3. Operações Aritméticas
    - 1.1.3.1.1. Adição binária
    - 1.1.3.1.2. Subtracção binária
    - 1.1.3.1.3. Multiplicação binária
    - 1.1.3.1.4. Divisão binária
  - 1.1.4. Códigos Binários
    - 1.1.4.1.1. BCD
    - 1.1.4.1.2. Gray
    - 1.1.4.1.3. Códigos Alfanuméricos
    - 1.1.4.1.4. Códigos para a detecção e correcção de erros.
  - 1.1.5. Introdução à Transmissão de Dados
2. Portas Lógicas e Álgebra Booleana
  - 2.1.1. Variáveis Booleanas
  - 2.1.2. Operações Lógicas Elementares
  - 2.1.3. Forma Canónica de uma Expressão Lógica
  - 2.1.4. Outras Operações Lógica
  - 2.1.5. Portas Lógicas e Diagramas Lógicos
  - 2.1.6. As portas NAND e NOR como modeladores universais de operações lógicas

- 2.1.7. Teoremas e Propriedades da Álgebra de Boole
- 2.1.8. Simplificação de Expressões Lógicas
  - 2.1.8.1.1. Aplicação dos teoremas da Álgebra de Boole
  - 2.1.8.1.2. Mapas de Karnaugh
  - 2.1.8.1.3. Outros métodos
- 3. Operações lógicas usando sinais eléctricos
  - 3.1.1. Circuitos Integrados Lógicos
  - 3.1.2. Famílias Lógicas
    - 3.1.2.1.1. TTL
    - 3.1.2.1.2. CMOS
  - 3.1.3. Dinâmica da Comutação
  - 3.1.4. Circuitos Integrados Combinatórios
    - 3.1.4.1.1. Descodificadores e Codificadores
    - 3.1.4.1.2. Multiplexadores e Demultiplexadores
    - 3.1.4.1.3. Modelação de funções lógicas com multiplexadores
    - 3.1.4.1.4. Conversores de Código
    - 3.1.4.1.5. Somadores, Subtractores e ALU's
- 4. Circuitos Lógicos Sequenciais
  - 4.1.1. Multivibradores
  - 4.1.2. Latches e Flip-Flop's
    - 4.1.2.1.1. SR, JK, D e T
    - 4.1.2.1.2. Mestre-Escravo
  - 4.1.3. Contadores
    - 4.1.3.1.1. Síncronos
    - 4.1.3.1.2. Assíncronos
  - 4.1.4. Projecto de Contadores
  - 4.1.5. Registos
  - 4.1.6. Contadores Integrados
  - 4.1.7. Máquina de Estados
    - 4.1.7.1.1. Máquina de Moore
    - 4.1.7.1.2. Máquina de Mealy
  - 4.1.8. Projecto de Circuitos Sequenciais Síncronos
  - 4.1.9. Defeitos em Sistemas Sequenciais
- 5. Modelação e, Simulação de Sistemas Digitais por VHDL
  - 5.1.1. Abstracção e Decomposição Hierárquica
  - 5.1.2. Descrição comportamental do Hardware
  - 5.1.3. Conceitos Básicos em VHDL
    - 5.1.3.1.1. ENTITY

- 5.1.3.1.2. ARCHITECTURE
- 5.1.3.1.3. Sinais e Variáveis
- 5.1.3.1.4. Tipos de Dados
- 5.1.4. Sistemas Concorrentes vs. Sequenciais
- 5.1.5. Modelação de Sistemas Digitais
  - 5.1.5.1.1. Circuitos lógicos combinatórios
  - 5.1.5.1.2. Multiplexadores e Descodificadores
  - 5.1.5.1.3. Contadores
  - 5.1.5.1.4. Máquinas de estados
- 6. Memórias
  - 6.1.1. Classificação de Memórias
  - 6.1.2. EPROM
  - 6.1.3. Memórias Flash
  - 6.1.4. EEPROM
  - 6.1.5. SRAM Assíncrona
  - 6.1.6. DRAM Assíncrona
  - 6.1.7. Memória Multiport
  - 6.1.8. FIFO
- 7. SPLDS, CPLDS e FPGAS
  - 7.1.1. SPLD
    - 7.1.1.1.1. PLA, PAL, GAL
    - 7.1.1.1.2. Estudo de Caso: Lattice 22V10 e 16V8
  - 7.1.2. CPLDS
    - 7.1.2.1.1. Estrutura e Funcionamento
    - 7.1.2.1.2. Estudo de Caso: Xilinx XC9500
  - 7.1.3. FPGA
    - 7.1.3.1.1. Estrutura e Funcionamento
    - 7.1.3.1.2. Estudo de Caso: Xilinx XC4000

**Planeamento das Horas Presenciais:**

Semana	Capítulo
1	Capítulo 1
2	Capítulo 2
3	Capítulo 2
4	Capítulo 3
5	Capítulo 4
6	Capítulo 4
7	Capítulo 4
8	Capítulo 4
9	Capítulo 5
10	Capítulo 5
11	Capítulo 5
12	Capítulo 5
13	Capítulo 6
14	Capítulo 7
15	Capítulo 7

**Planeamento das Horas Não-Presenciais:**

Semana	Trabalho/Exercícios/Estudo
1	
2	
3	
4	
5	
6	
7	
8	
9	
10	
11	
12	
13	
14	
15	

**Metodologia Pedagógica**

Semanalmente as aulas presenciais serão divididas em dois blocos distintos de duas horas cada. Um dos blocos será destinado à componente laboratorial da unidade curricular e o outro à componente teórico-prática.

Nas aulas laboratoriais serão fornecidos guiões de trabalhos referentes às matérias introduzidas nas aulas teórico-práticas. Os trabalhos laboratoriais consistirão em simulações e projecto/síntese de sistemas digitais.

As aulas teórico-práticas serão utilizadas para a introdução dos conceitos teóricos da disciplina e resolução de exercícios teórico-práticos.

Adicionalmente os tópicos focados nas aulas poderão ser explorados, em horário não-presencial, por meio de exercícios de aplicação definidos oportunamente.

### Avaliação

A aprovação à unidade curricular de SISTEMAS DIGITAIS requer, por parte do aluno, a obtenção de uma nota final superior, ou igual, a 9.5 valores. A nota final será calculada como a maior valor entre duas notas:

- A nota de um exame final cuja data será definida pelos serviços académicos.
- A nota combinada do exame final com o desempenho laboratorial. Esta última será calculada como a média aritmética das notas de um conjunto de trabalhos a definir ao longo do semestre. O peso, na nota final, da componente laboratorial, é de 60%.

### Bibliografia

- [1] *Pneumática e Automatismos*, João Paulo Coelho, IPB-ESTiG 2004/2005
- [2] *Digital Design Principles and Practices* - John F. Wakerly. Prentice Hall
- [3] *Digital Circuits and Microprocessors* - H. Taub, McGraw Hill;
- [4] *Digital Electronics* – Tokheim, McGraw Hill;
- [5] *Digital Design With Standard MSI & LSI* – Thomas Blakesler;
- [6] *VHDL Programming by Example* – D. Perry, Mc Graw Hill

### Ferramentas Informáticas de Apoio

- Xilinx Foundation 1.5 Student Edition
- National Instruments Multisim 10
- Atmel's WinCUPL

Assinatura do Responsável e Docente(s)	Data de Entrega	Assinatura do Director de Curso	Assinatura do Coordenador de Departamento
	_/_/____		