

SISTEMAS DIGITAIS

Caderno de Exercícios

Representação de Informação

1. Converta cada um dos seguintes números para o seu equivalente decimal:
 - a)
 - i) 1101110.101_2
 - ii) 0.00101_2
 - iii) 1011010.1010_2
 - b)
 - i) $1FD.8_{16}$
 - ii) $A2C1_{16}$
 - iii) $1A.B2_{16}$
2. Converta o número decimal 467.75 para o seu equivalente em binário e hexadecimal.
3. Converta cada um dos seguintes números binários para os seus equivalentes em hexadecimal:
 - a) 1111000010.01
 - b) 111100101011.110111
 - c) 1010101001.011
4. Converta cada um dos seguintes números para binário:
 - a) $4B6.3_{16}$
 - b) $8F3.B_{16}$
 - c) $4D5.65_{16}$
5. Exprima cada um dos seguintes números decimais com sinal como números binários de 8 bits, usando as representações em sinal e grandeza, complemento para 1 e complemento para 2:
 - a) +55
 - b) -45
 - c) -114
6. Qual o número decimal equivalente a cada um dos seguintes números binários com sinal:
 - a) Representação em sinal e grandeza
 - i) 00010101
 - ii) 10010111
 - b) Representação em complemento para 1
 - i) 01101011

- ii) 11011100
- c) Representação em complemento para 2
 - i) 01110111
 - ii) 11101000
 - iii) 10000000

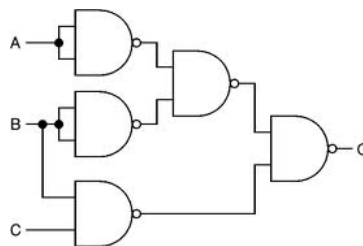
Aritmética Binária

7. Efectue as seguintes operações:
- a) $101.011 + 11.1101$
 - b) $1111.01 + 10.011$
 - c) $1011.10 - 10.01$
 - d) $111.11 - 10$
 - e) 101×100.01
 - f) 11001.1×101.01

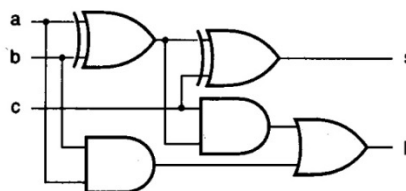
Lógica e Álgebra de Boole

8. Construa a tabela de verdade e o diagrama lógico de cada uma das seguintes funções booleanas:
- a) $F(x, y, z) = \overline{(\overline{x} \cdot y + z)} + \overline{\overline{x} + z}$
 - b) $F(x, y, z) = \overline{(x + \overline{y})} \otimes (\overline{x} \cdot z + y)$
 - c) $F(x, y, z, w) = \overline{(x \cdot (y \cdot z + w) + \overline{x} \cdot \overline{y} \cdot z)}$
9. Escreva a expressão booleana correspondente a cada um dos seguintes diagramas lógicos:

a)



b)



10. Desenhar o diagrama lógico de cada uma das seguintes expressões booleanas:

a) $F(x, y, z, w) = \overline{w \cdot (\bar{x} \cdot y + \bar{y} \cdot z) + w \cdot z}$

b) $F(x, y, z) = \overline{(x + \bar{y}) \oplus (\bar{x} \cdot y \cdot z)}$

11. Usando os teoremas da álgebra de Boole prove cada uma das seguintes identidades:

a) $x \cdot (x + y) = x$

b) $x + \bar{x} \cdot y = x + y$

c) $(x + \bar{y} + xy) \cdot (x + y) \cdot \bar{x} \cdot y = 0$

12. Usando os teoremas da álgebra de Boole simplifique, tanto quanto possível, cada uma das seguintes expressões.

a) $\bar{x} \cdot z + \bar{x} \cdot \bar{z} + x \cdot y$

b) $\bar{x} \cdot \bar{y} \cdot z + x \cdot \bar{y} \cdot z + x \cdot y \cdot z$

c) $\bar{x} \cdot z + \bar{x} \cdot \bar{y} \cdot z + x \cdot y \cdot z$

13. Escreva a forma canónica conjuntiva e disjuntiva das funções booleanas correspondentes às seguintes tabelas de verdade:

a)

x	y	z	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

b)

x	y	z	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

c)

x	y	z	w	F
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

14. Utilizando uma tabela de verdades mostre que:

$$x \oplus y \oplus z = x \cdot y \cdot z + x \cdot \bar{y} \cdot \bar{z} + \bar{x} \cdot y \cdot \bar{z} + \bar{x} \cdot \bar{y} \cdot z$$

15. Rescreva a expressão $\bar{y} \cdot (x + \bar{z}) + \bar{x} \cdot y$ nas formas canónicas conjuntiva e disjuntiva:

- a) A partir da tabela de verdade
- b) Usando os teoremas da álgebra de Boole.

Mapas de Karnaugh

16. Use um Mapa de Karnaugh para encontrar as expressões mais simples das seguintes funções:
- a) $F(A,B,C) = \sum (0,1,3)$
 - b) $F(A,B,C) = \sum (0,1,2,6,7)$
 - c) $F(A,B,C,D) = \prod (0,2,4,6,8,10,12,14)$
 - d) $F(A,B,C,D) = \prod (1,2,4,5,7,8,10,11,13,15)$
 - e) $F(A,B,C,D) = \bar{A}.\bar{B}.C + A.D + B.\bar{D} + C.\bar{D} + A.\bar{C} + \bar{A}.\bar{B}$
 - f) $F(A,B,C,D) = (A + B + \bar{C}).(\bar{B} + \bar{D}).(\bar{A} + C).(B + C)$
 - g) $F(A,B,C,D) = \sum (0,1,4,5,9,11,14,15) + X(10,13)$
 - h) $F(A,B,C,D,E) = \sum (0,3,4,6,11,13,18,19,25,26,31)$
 - i) $F(A,B,C,D,E) = \sum (1,2,4,6,12,20,22,24,26) + X(0,3,5,11,16,17)$
 - j) $F(A,B,C,D,E) = A + B.C + \bar{C}.D.\bar{E}$
 - k) $F(A,B,C,D,E) = (A + B).(B + C).(C + \bar{D}).(D + \bar{E})$

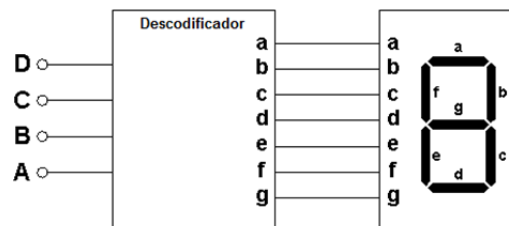
Aplicações da Lógica Combinatória

17. Pretende-se um automatismo capaz de realizar a seguinte função:

"Um depósito de água é alimentado por uma bomba que tira a água de um poço. O depósito serve para rega e abastecimento de água a uma casa de habitação. Pretende-se que a bomba só entre em funcionamento quando se tira água para rega, e simultaneamente, para a casa de habitação, ou quando a água do depósito não estiver acima de um determinado nível".

Projecte o circuito necessário utilizando apenas portas NAND.

18. Determine as expressões soma de produtos simplificadas de um decodificador BCD 7 segmentos.



Descodificadores e Multiplexers

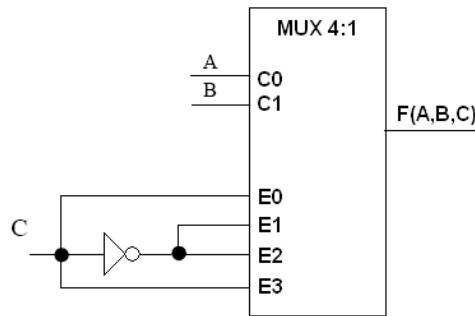
19. Projecte um descodificador de 4 linhas recorrendo apenas a portas NAND
20. Implemente a função F utilizando um multiplexer 4-1

x	y	z	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	X
1	0	1	X
1	1	0	1
1	1	1	0

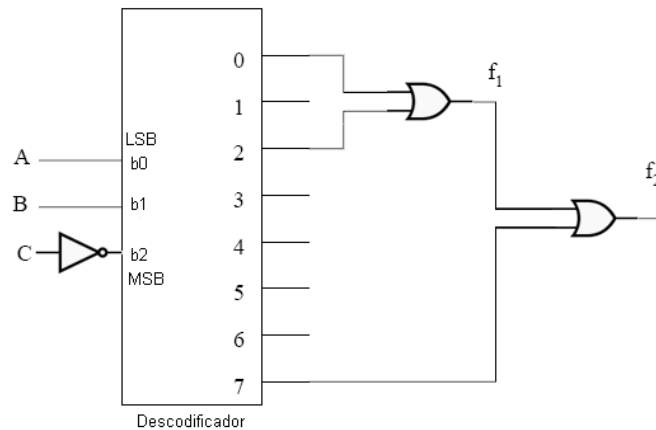
21. Implemente a função F utilizando um multiplexer 8-1

$$F(X,Y,Z) = \Sigma (0, 1, 5)$$

22. Obtenha a função lógica F(A,B,C) do seguinte circuito combinatório construído em torno de um multiplexador 4:1.



23. Considere o seguinte circuito combinatório construído em torno de um descodificador de linhas (3 para 8).



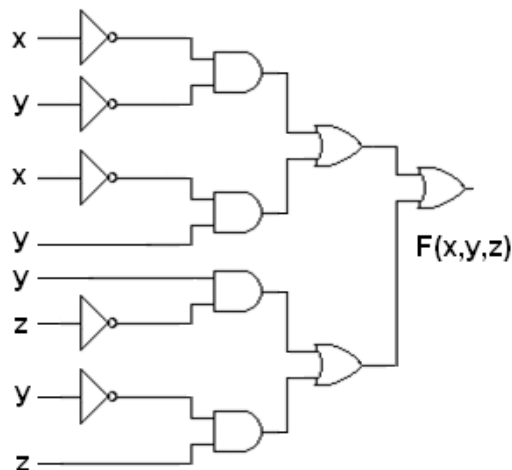
Admitindo A=0, B=0 e C=0 determine o valor lógico à saída das duas portas OR

Dinâmica da Comutação

24. Observando o mapa de Karnaugh que se segue diga, justificando, se existe a possibilidade de ocorrência de erros estáticos. No caso afirmativo identifique-o(s) e apresente formas de os corrigir.

AB \ CD	00	01	11	10
00	1			1
01	1			1
11	1			1
10	1			1

25. Considere que, no circuito que se segue, todas as portas envolvidas possuem idêntico tempo de atraso δ . Diga, justificando, em que condições se pode verificar um erro estático. Demonstre-o traçando, por isso, o seu diagrama temporal.



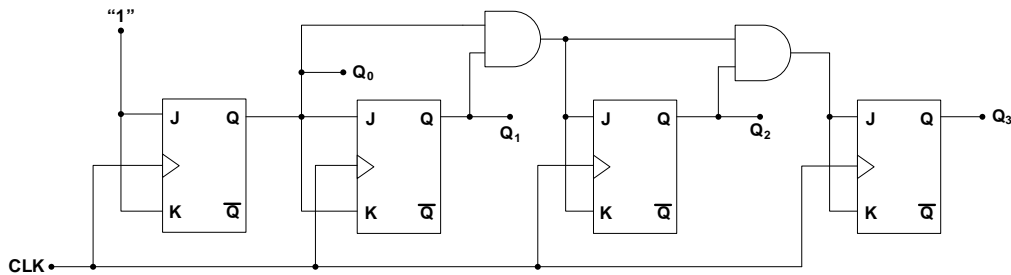
26. Admita que um sistema digital é descrito pela seguinte expressão funcional:

$$F(A, B, C, D, E) = \overline{\overline{\overline{\overline{B \cdot D \cdot E}} \cdot \overline{\overline{\overline{B \cdot C \cdot D \cdot E}}}}} \cdot \overline{\overline{\overline{\overline{B \cdot C \cdot D \cdot E}} \cdot \overline{\overline{\overline{A \cdot B \cdot D \cdot E}}}}}$$

- Esboce o circuito (utilizando apenas portas NAND de duas entradas).
- Obtenha a expressão anterior na forma canónica disjuntiva.
- Desenhe o mapa de Karnaugh e avalie o sistema quanto à sua robustez. No caso de existirem possíveis situações patológicas apresente soluções.

Contadores

27. Considere o seguinte contador:



Apresente a tabela de transições do circuito apresentado, partindo da situação inicial $Q_0=Q_1=Q_2=Q_3=0$

28. Implemente um contador assíncrono que efectue a seguinte sequência de contagem:

- a) 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 0, 1, ...
- b) 8, 9, 10, 11, 12, 13, 14, 8, 9, ...

29. Implemente um contador síncrono, usando flip-flops JK que efectue a seguinte sequência de contagem:

- a) 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 0, 1, ...
- b) 7, 6, 5, 4, 3, 7, 6, ...

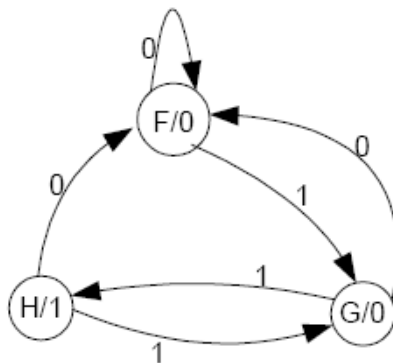
30. Projecte um contador síncrono, utilizando flip-flop's tipo D, que efectue a seguinte sequência:

1, 3, 5, 7, 9, 14, 21, 55

Utilize apenas 3 flip-flop's para emular os estados da máquina.

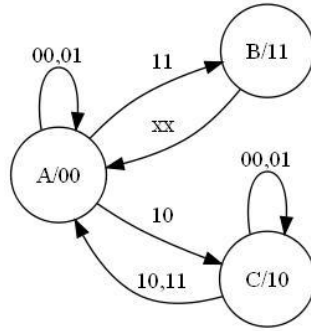
Circuitos Sequenciais

31. O circuito sequencial representado pelo diagrama de estados seguinte tem uma entrada E (para além do relógio) e uma saída S.



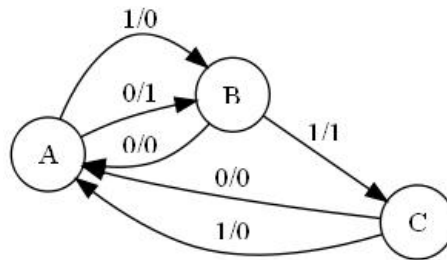
Projecte o circuito correspondente utilizando Flip-Flop's D.

32. O circuito sequencial representado pelo diagrama de estados seguinte tem duas entradas <E0 E1> (para além do relógio) e duas saídas <S0 S1>.



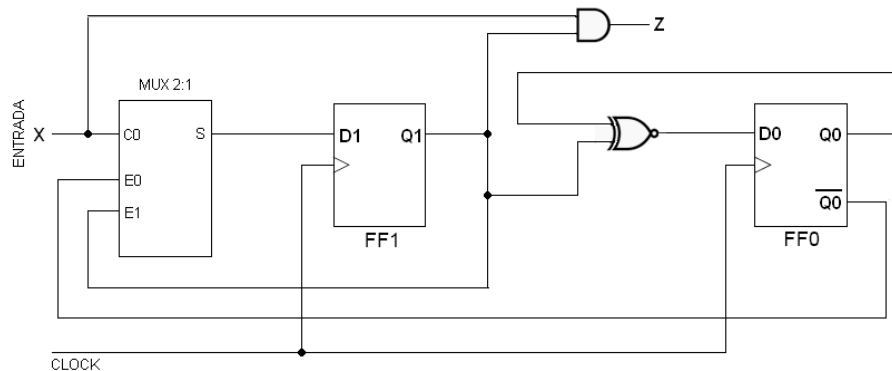
Obtenha a tabela de transição de estados admitindo, para o projecto, flip-flop's do tipo JK. Obtenha as equações de excitação e desenhe o diagrama lógico do circuito sequencial.

33. Observe o seguinte diagrama de estados com uma entrada externa (X) e uma saída (Z) e três estados (A,B e C):



Obtenha a tabela de transição de estados admitindo, para o projecto, flip-flop's do tipo JK. Obtenha as equações de excitação e desenhe o diagrama lógico do circuito sequencial

34. Observe o seguinte circuito com uma entrada externa (X) e uma saída (Z):



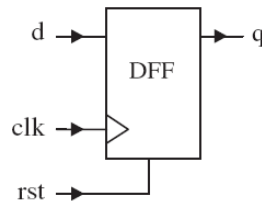
Obtenha a função lógica à saída do multiplexador (S) em função das variáveis X, Q1 e $\overline{Q0}$.

VHDL

35. Construa uma livreria em VHDL onde constem as operações lógicas elementares AND, OR, NOT e as operações NAND, NOR e XOR. O tempo de subida e o tempo de descida deve poder ser programado. Por defeito esse valor deve ser zero.
36. Escreva a Entidade e a Arquitectura para VHDL de um circuito digital com três entradas e uma saída cuja relação entre entradas e saídas se encontra definida pela seguinte tabela de verdades:

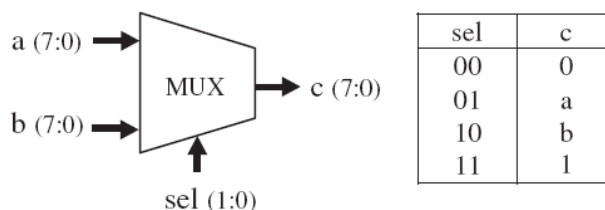
X	Y	Z	F(X,Y,Z)
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

37. A figura que se segue ilustra o diagrama de um Flip-Flop tipo D, activo ao flanco ascendente, com entrada de RESET assíncrona activa alta.

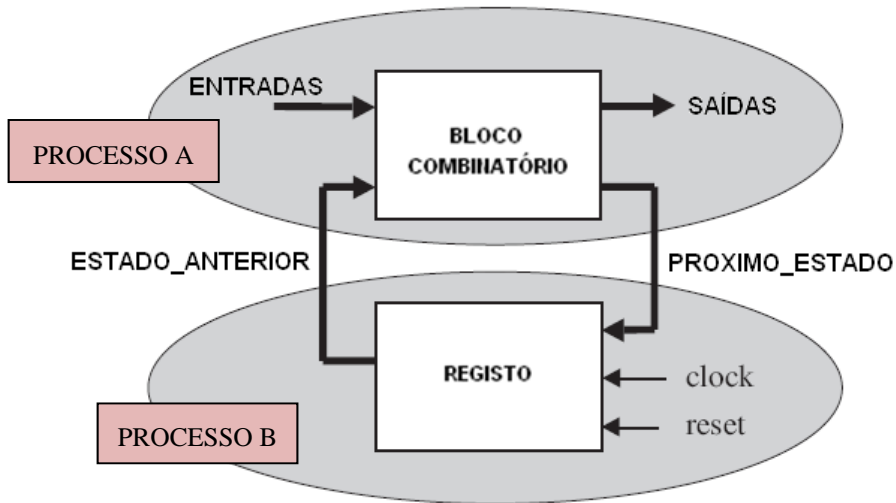


Modele, e simule, o seu comportamento em VHDL.

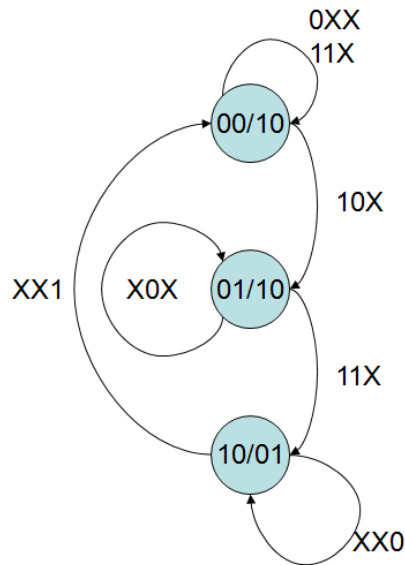
38. Modele e verifique o comportamento de um latch RS síncrono em VHDL
- a) Considerando um nível de abstracção de comportamento.
 - b) Considerando o modelo ao nível de portas NOR.
39. Recorrendo ao VHDL modele e simule o comportamento do circuito digital do exercício 38. Para isso, desenvolva o modelo do flip-flop JK com entradas de CLEAR e PRESET.
40. Modele e simule em VHDL um SWITCH digital com duas portas de entrada, **a** e **b**, de 8 bit e uma porta de saída, **c**, também de um byte. Num dado instante de tempo, e dependendo de uma entrada adicional (**sel**) uma das seguintes quatro reacções são possíveis:



41. Escreva o código em VHDL que emule o funcionamento da seguinte máquina de estados:



42. A máquina de estados que se segue diz respeito ao problema do controlo de uma célula de fabrico que consiste numa linha de engarrafamento de água (ver acetatos Parte III, pag.19).



Modele a máquina em VHDL e simule o seu comportamento escrevendo, para isso, um “testbench”.